**Lecture11 原理图设计**

参考PDF文档

**Lecture12 部件设计**

**增加的部件：**

**转发选择单元：为ALU选择正确的RegData：当初从Reg读出的数；或者通过旁路转发过来的数**

**module FWDMUX(RegData1In,RegData2In,**

**ALUResultIn,Imm32In,retAddrIn,RegDataIn,**

**Forward1In,forward2In,RegData1Out,RegData2Out);**

**……**

**endmodule**

**转发控制单元：负责为转发选择单元提供选择控制信号**

**注意：有些信号必须通过流水线寄存器逐级传递，直到不需要**

**module FWD(IDEXrs1In,IDEXrs2In,EXMArdIn,EXMARegWriteIn,**

**EXMADataSelectorIn,MAWBrdIn,MAWBRegWriteIn,**

**Forward1Out,Forward2Out);**

**……**

**endmodule**

**//阻塞单元：检测Load-Use类型的数据冒险**

**module Stall(IDEXrs1In,IDEXrs2In,EXMAreadIn,EXMArdIn,stallOut);**

**……**

**endmodule**

**//清除单元**：需要转移时清除随后的指令

**module Flush(ALULessIn,ALUZeroIn,EXMAAddrSelectorIn,flushOut);**

**……**

**endmodule**

**修改的部件：**

**module Imem(AddrIn,InsOut); //存放fib(8)验证程序**

**……**

**endmodule**

**module PC(clkIn,resetIn,flushIn,stallIn,AddrIn,AddrOut);**

**……**

**endmodule**

**module IFID(clkIn,resetIn,flushIn,stallIn,**

**InsIn,AddrIn,InsOut,AddrOut);**

**……**

**endmodule**

**module IDEX(clkIn,resetIn,flushIn,stallIn,ctrSignalsIn,**

**RegData1In,RegData2In,Imm32In,**

**rs1In,rs2In,AddrIn,rdIn,ctrSignalsOut,**

**RegData1Out,RegData2Out,Imm32Out,**

**rs1Out,rs2Out,AddrOut,rdOut);**

**……**

**endmodule**

**module EXMA(clkIn,resetIn,flushIn,ctrSignalsIn,**

**ALULessIn,ALUZeroIn,ALUResultIn,RegData2In,Imm32In,**

**PCRelAddrIn,retAddrIn,rdIn,ctrSignalsOut,**

**ALULessOut,ALUZeroOut,ALUResultOut,RegData2Out,Imm32Out,**

**PCRelAddrOut,retAddrOut,rdOut);**

**……**

**endmodule**

**保留的部件：**流水线寄存器MAWB，以及其它部件

**Lecture13 集成设计**

**module myComputer(clkIn,resetIn,portOut);**

**……**

**Endmodule**

**lecture14 功能仿真**